

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-5778

(43)公開日 平成6年(1994)1月14日

(51)Int.Cl.<sup>5</sup>

H 0 1 L 25/065  
25/07  
25/18

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 25/ 08  
23/ 52

B  
C

審査請求 未請求 請求項の数9(全 5 頁) 最終頁に続く

(21)出願番号 特願平4-161386

(22)出願日 平成4年(1992)6月19日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72)発明者 水越 正孝

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74)代理人 弁理士 伊東 忠彦 (外2名)

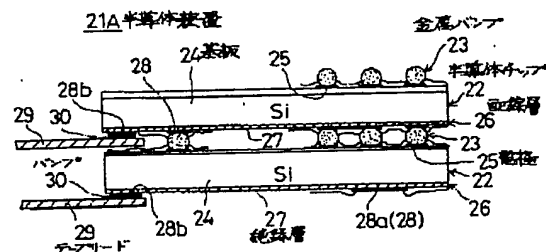
(54)【発明の名称】 半導体装置

(57)【要約】

【目的】 本発明は複数の半導体チップを立体的に配置する半導体装置に関し、絶縁性、放熱性、接合強度を向上させ、各半導体チップの位置台せを容易にすることを目的とする。

【構成】 半導体チップ22を構成する基板24の素子領域表面に電極25が形成され、該電極25上に金属バンプ23が設けられる。一方、裏面には任意にパターンニングされた配線部及び電極パッド28a、28bが形成された配線層26が形成される。そして、一の半導体チップ22裏面に形成された配線層26の電極28aに、他の半導体チップ22表面の電極25に形成された金属バンプ23を接合させて順次積み重ねて構成する。

本発明の第1の実施例の構成図



1

【特許請求の範囲】

【請求項1】 表面に所定数の電極（25）が形成された半導体チップ（22）が、所定数3次元に配置されてパッケージングされる半導体装置において、前記半導体チップ（22）の裏面に絶縁層を介在させて、所定数の内部接続用及び外部接続用の電極パッド（28a、28b）と所定パターンの配線部とを備えた配線層（26）が形成され、

該外部接続用の電極パッド（28b）に外部接続手段（29）を設けると共に、該半導体チップ（22）表面 10 の前記電極（25）に接続手段（23）を設け、一つの該半導体チップ（22）の裏面の該内部接続用の電極パッド（28a）に、他の該半導体チップ（22）における該接続手段（23）を接続して所定数積み重ねることを特徴とする半導体装置。

【請求項2】 積み重ねられた所定数の前記半導体チップ（22）のうち、最下部の該半導体チップ（22）の裏面には配線層（26）を形成せず、最上部の該半導体チップ（22）の上部に、前記配線層（26）が形成された基板を位置させることを特徴とする請求項1記載の 20 半導体装置。

【請求項3】 前記接続手段を金属バンプ（23）とすることを特徴とする請求項1又は2記載の半導体装置。

【請求項4】 前記金属バンプ（23）を、前記半導体チップ（22）裏面の前記電極（28a）に電気的に接触させて、該半導体チップ（22）との間に充填させる樹脂の硬化収縮により固着させて設けることを特徴とする請求項1乃至3記載の半導体装置。

【請求項5】 前記外部手段をテーパーリード（29）とすることを特徴とする請求項1乃至4記載の半導体装置。 30

【請求項6】 前記パッケージングをモールド樹脂により行い、該モールド樹脂を、所定数の前記半導体チップ（22）間に介在させることを特徴とする請求項1乃至5記載の半導体装置。

【請求項7】 前記半導体チップ（22）表面の前記電極（25）は、該半導体チップ（22）の回路構成に関与しない電極を含むことを特徴とする請求項1乃至6記載の半導体装置。

【請求項8】 所定の前記半導体チップ（22）の上 40 に、所定数の放熱部材（31a、31b）を位置させることを特徴とする請求項1乃至7記載の半導体装置。

【請求項9】 前記放熱部材（31a）は、前記半導体チップ（22）間を接続するための導通手段（33～35）が所定数形成されることを特徴とする請求項8記載の半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、複数の半導体チップを立体的に配置する半導体装置に関する。

2

【0002】近年、半導体装置の大容量化、高密度化から、半導体チップを3次元に配置して高密度化を図るものが開発されつつある。そして、より高密度化を図るために、半導体チップ上の電極配置の自由度拡大が望まれ、また絶縁性等の諸条件の向上が望まれている。

【0003】

【従来の技術】図4に、従来の立体構造の半導体装置を説明するための図を示す。図4の半導体装置11は、表面に電極12aが形成された半導体チップ12上に、絶縁性のフィルム13が設けられ、該フィルム13上に所定の配線14aがパターン形成されたテーパーリード14が設けられる。

【0004】そして、半導体チップ12の電極12aと、対応するテーパーリード14の配線14aの一端とが、バンプ等により電気的接続が行われ、第1の素子が構成される。この場合、配線14aの他端が外部接続用のリードとなる。

【0005】この第1の素子が複数個形成され、それぞれが絶縁性フィルムのスペーサ15を介して立体的に積み重ねられる。そして、パッケージングが行われ、3次元に実装された半導体装置11が形成されるものである。

【0006】

【発明が解決しようとする課題】図4のように構成される半導体装置11は、テーパーリード14の配線14aのパターン形成は、半導体チップ12の電極12aの配線によって決定されることから、任意の配列が困難であり、電極12aの数が増加するほど、配線14a（外部接続用リード）のパターン形成の自由度が小さくなるという問題がある。

【0007】また、半導体チップ12（第1の素子等）を3次元に配置するためには、各間にスペーサ15が必要となることから、各半導体チップ12a間の熱の流れが抑止され、放熱性が悪化するという問題がある。

【0008】さらには、3次元配置のための位置合せは、各テーパーリード14における配線14aの他端の外部接続用リードで行うことから、正確に各半導体チップ12間の位置合せすることが困難であるという問題がある。

【0009】そこで、本発明は上記課題に鑑みなされたもので、絶縁性、放熱性、接合強度を向上させ、各半導体チップの位置合せの容易な半導体装置を提供することを目的とする。

【0010】

【課題を解決するための手段】上記課題は、表面に所定数の電極が形成された半導体チップが、所定数3次元に配置されてパッケージングされる半導体装置において、前記半導体チップの裏面に絶縁層を介在させて、所定数の内部接続用及び外部接続用の電極パッドと所定パターンの配線部とを備えた配線層が形成され、該外部接続用 50

の電極パッドに外部接続手段を設けると共に、該半導体チップ表面の前記電極に接続手段を設け、一つの該半導体チップの裏面の該内部接続用の電極パッドに、他の該半導体チップにおける該接続手段を接続して所定数積み重ねることにより解決される。

【0011】

【作用】上述のように、半導体チップを積み重ねて3次元に配置する場合、半導体チップ表面の電極の電氣的接続は、接続手段を介して、上部に位置する半導体チップ裏面に形成された配線層で行う。

【0012】これにより、接続強度が向上すると共に、半導体チップ上の電極の数が増加しても、配線層の電極パッドや配線部を任意に形成することが可能であることから、該電極パッドの配置の自由度を大きくすることが可能となる。

【0013】また、接続手段により各半導体チップ間は離隔することから、スペーサ等を必要とせず、絶縁性、放熱性及び接合強度を向上させることが可能になると共に、半導体チップ間の位置合せを容易にすることが可能になる。

【0014】

【実施例】図1に、本発明の第1の実施例の構成図を示す。図1の半導体装置21は、半導体チップ22が接続手段である所定数の金属バンプ（例えば金バンプ）23を介して複数積み重ねられて3次元に配置される。

【0015】半導体チップ22は、基板24表面の素子領域上に所定数の電極25が形成され、この電極25上に金属バンプ23が設けられる。また、裏面には、配線層26が形成される。配線層26は、基板24との間に介在させた絶縁層27、及び所定数の内部接続用の電極パッド28a、外部接続用の電極パッド28bと任意に設定されたパターンが形成された配線部28（図に表われず）で構成される。この場合の半導体チップ22間の間隔は、例えば数十μmから数百μmとされる。

【0016】そして、外部接続用の電極パッド28bには、外部接続手段であるテブリード29がバンプ30を介して接続される。

【0017】ここで、図2に、図1の構造を説明するための拡大図を示す。図2（A）において、半導体チップ22は、基板24の表面に、通常の方法で素子領域24aが形成され、その素子領域24a上に例えばアルミニウムの電極25が所定数形成される。このとき、電極25間は絶縁層24bで絶縁されており、各電極25上には例えばTiNi、CrCu等のメタル層25aが形成される。このメタル層25aは電極25と金属バンプ23との接続を強固にするためのものである。

【0018】一方、基板24の裏面には、配線層26を構成する例えばSiO<sub>2</sub>、ガラス又はポリイミド等の樹脂等により絶縁層27が形成される。この絶縁層27上には任意にパターンニングされた配線部（図に表われない

いもので、例えばアルミニウム、金、銅等で形成される）及び内部接続用の電極28aと外部接続用の電極28bが形成される。そして、各電極28a、28b間にはカバーガラス27aが形成される。

【0019】内部接続用の電極28aは、図2（B）に示すように、例えばTi（又はCr）等の第1層28a<sub>1</sub>、Ni（又はCu）等の第2層28a<sub>2</sub>、及びAu（又は半田）等の第3層28a<sub>3</sub>で形成される。

【0020】また、図2（A）に戻り、外部接続用の電極28bは、アルミニウム等の第1層28b<sub>1</sub>、Ti等の第2層28b<sub>2</sub>、及びCu等の第3層28b<sub>3</sub>で形成される。この場合、テブリード29と例えば金のバンプ30で接続されるものである。

【0021】ところで、図2に示す半導体チップ22の裏面の電極28aに金属バンプ23を接触させて電氣的接続を行う場合、図示しないが、電極28aと金属バンプ23との間に、硬化時に収縮する液状の樹脂を充填する。そこで、圧力を加えて接触させ、該樹脂を硬化させると、収縮により該電極28aと金属バンプ23が接触状態で固定され、電氣的接続が行われるものである。

【0022】なお、このように半導体チップ22を積み重ねた場合、図示しないが、最下部に位置される半導体チップ22（基板24）裏面には配線層26は形成されない。また、最上部に位置する半導体チップ22の上部には、配線層26のみが形成された基板が位置される。

【0023】そして、上述のように半導体チップ22が積み重ねられてパッケージングが行われる。パッケージングは例えば樹脂モールドにより行われる（セラミックパッケージ内に搭載してキャップで封止してもよい）。

【0024】樹脂モールドは、モールド樹脂により封止するものであり、この場合に積み重ねられた半導体チップ22間にもモールド樹脂が浸透して、ある程度の放熱性を得ることができる。

【0025】なお、他の実施例として、図示しないが、半導体チップ22における基板24の表面に、スルーホールで該基板24に直接に接続される回路と関与しないダミー電極を設けてもよい。このダミー電極にも金属バンプ23を設けることにより、上部の半導体チップ22との接続強度を強くすることができると共に、該金属バンプ23の有無に拘らず放熱特性の向上を図ることができる。

【0026】このように、半導体装置21は、半導体チップ22の裏面を自由な配線面として使用することにより、表面の電極25の個数、配置に合わせて自由な配線経路を形成することができ、配線の自由度を大きくすることができる。

【0027】また、半導体チップ22間の接続を、金、半田等の金属バンプ23で行うことにより、バンプ自体の接合強度及び放熱性を得ることができると共に、自己整合性（セルフアライメント）の性質により重ね合せの

位置合せを容易にすることができ、生じる間隔で絶縁性をも向上させることができるものである。

【0028】次に、図3に、本発明の第2の実施例の構成図を示す。図3(A)の半導体装置21<sub>a</sub>は、図1及び図2に示すような所定の半導体チップ22間に放熱部材31<sub>a</sub>を介在させ、最上部の半導体チップ22上に放熱部材31<sub>b</sub>を位置させたものである。この放熱部材31<sub>a</sub>、31<sub>b</sub>は半導体チップ22と近い熱膨張率を有した材料で形成され、該半導体チップ22よりサイズを大きく形成するものである。

【0029】放熱部材31<sub>a</sub>は、半導体チップ22間を導通させるために、対応する位置にビア32が形成され、ビア32内にタングステン等の導通部材33が充填され、その両端にNiめっき層34が形成される。そして、このNiめっき層34上にそれぞれ、金(又は半田)等の金属バンプ35が形成される。この導通部材23、Niめっき層34及び金属バンプ35により導通手段を構成する。

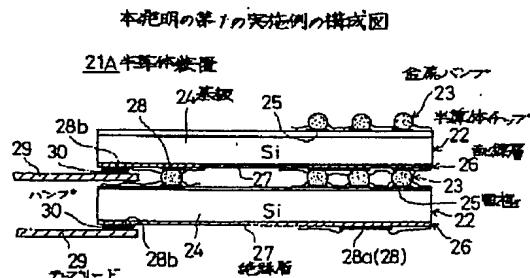
【0030】この場合、放熱部材31<sub>a</sub>の下部に位置する半導体チップ22の電極25上には金属バンプ23を設ける必要がなくなる。

【0031】一方、図3に戻り、放熱部材31<sub>b</sub>の裏面には、図示しないが、半導体チップ22の裏面に形成される配線層26と同様の配線層が形成され、最上位置の半導体チップ22の配線接続が行われる。

【0032】このように、放熱部材31<sub>a</sub>、31<sub>b</sub>を設けることにより、特に大容量で発熱量の大きい半導体チップを使用する場合に有効である。

\*

【図1】



\*【0033】

【発明の効果】以上のように本発明によれば、半導体チップの裏面に配線層を設け、バンプ等の接続手段で接続して該半導体チップを積み重ねることにより、3次元配置された半導体チップの絶縁性、放熱性、接合強度の向上を図ることができると共に、半導体チップ間の位置合せを容易にすることができる。

【図面の簡単な説明】

【図1】本発明の第1の実施例の構成図である。

10 【図2】図1の構造を説明するための拡大図である。

【図3】本発明の第2の実施例の構成図である。

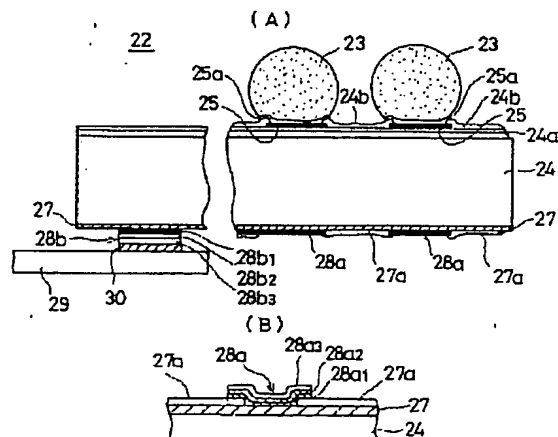
【図4】従来の立体構造の半導体装置を説明するための図である。

【符号の説明】

- 21<sub>a</sub>, 21<sub>b</sub> 半導体装置
- 22 半導体チップ
- 23 金属バンプ
- 24 基板
- 25 電極
- 26 配線層
- 27 絶縁層
- 28 配線部
- 28a 内部接続用の電極パッド
- 28b 外部接続用の電極パッド
- 29 テーブリード
- 30 バンプ
- 31<sub>a</sub>, 31<sub>b</sub> 放熱部材

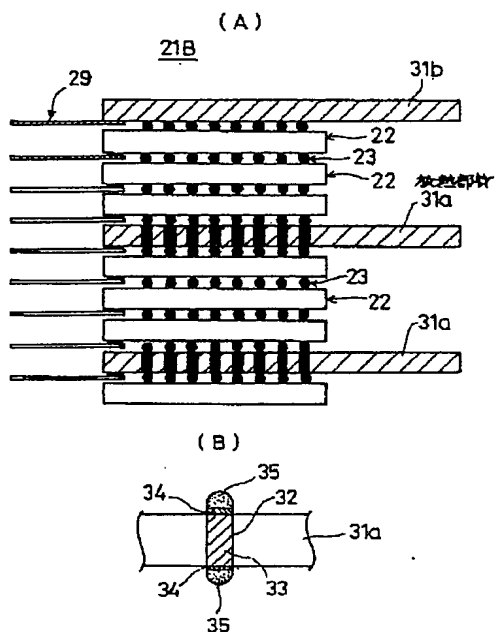
【図2】

図1の構造を説明するための拡大図



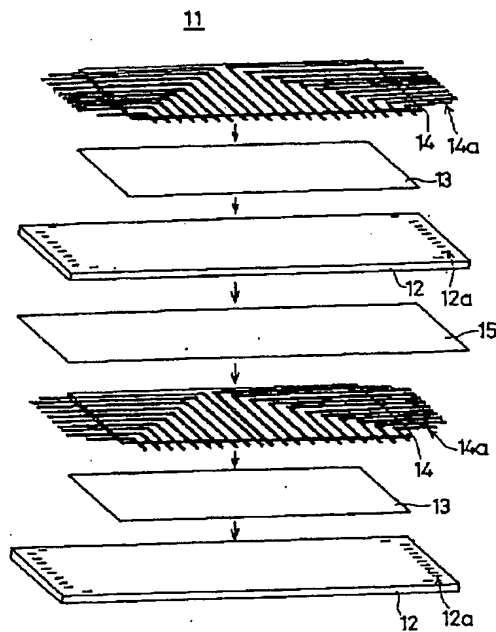
【図3】

本発明の第2の実施例の構成図



【図4】

従来の立体構造の半導体装置を説明するための図



フロントページの続き

(51)Int.Cl.<sup>5</sup>

H01L 23/52

27/00

識別記号

庁内整理番号

F I

技術表示箇所

301 C 8418-4M